
蜂鸟 FPGA 开发板和 JTAG 调试器介绍

Content

0	PREFACE	3
0.1	REVISION HISTORY	3
1	概述	4
2	蜂鸟 FPGA 开发板	5
2.1	FPGA 开发板总体说明	5
2.2	FPGA 开发板的购买途径	5
2.3	FPGA 开发板的硬件指标	6
2.4	FPGA 开发板的电路原理图	7
2.5	FPGA 开发板的 MCU 部分	7
2.6	FPGA 开发板的其他功能部分	9
2.7	烧写蜂鸟 E203 项目至 FPGA 开发板	10
2.8	使用 FPGA 开发板进行软件开发与调试	10
3	蜂鸟 JTAG 调试器	11
3.1	JTAG 调试器总体说明	11
3.2	JTAG 调试器的购买途径	11
3.3	JTAG 调试器与 FPGA 开发板相连	12
3.4	使用 JTAG 调试器进行软件下载与调试	12

0 Preface

0.1 Revision History

Date	Version	Author	Change Summary
Oct 20,2018	0.1	Bob Hu	Initial version

1 概述

为了便于初学者能够快速的学习 RISC-V 嵌入式开发，蜂鸟 E203 开源 MCU 原型 SoC（在本文中将其简称为“MCU SoC”或者“SoC”）定制了基于 Xilinx FPGA 的专用开发板（在本文中将其简称为“FPGA 开发板”）和专用 JTAG 调试器（在本文中将其简称为“JTAG 调试器”）。

完整的 FPGA 开发板原型（包括 FPGA 开发板和调试器）如图 1-1 所示。

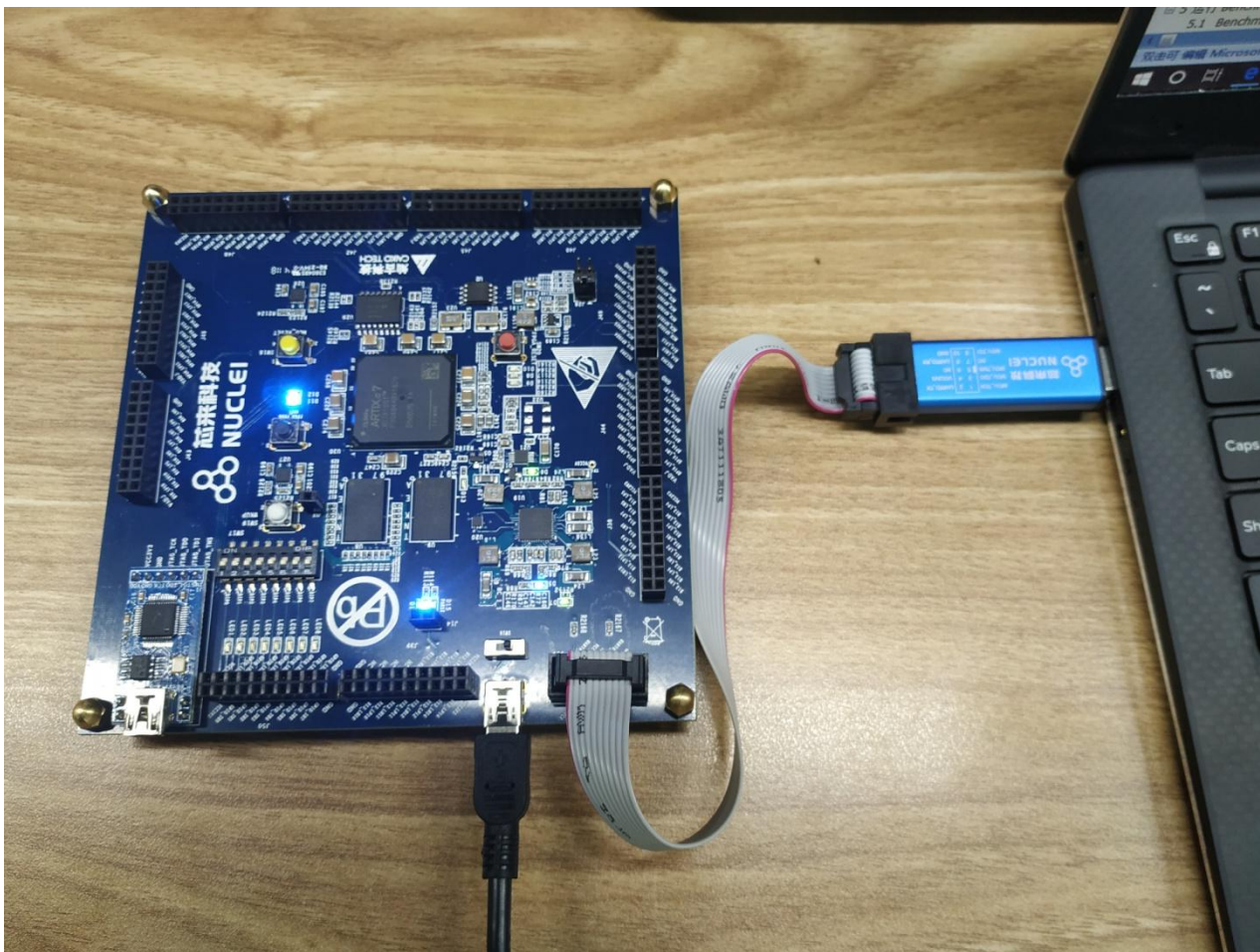


图 1-1 蜂鸟 FPGA 开发板和 JTAG 调试器

后续章节将分别予以详述。

2 蜂鸟 FPGA 开发板

2.1 FPGA 开发板总体说明

为了便于蜂鸟 FPGA 开发板的使用，FPGA 开发板具备如下特点：

- 一板两用，该开发板不仅可以用于一块 FPGA 开发板作为电路设计使用，同时由于其预烧了蜂鸟 E203 开源 SoC（包括 E203 内核），因此其可以直接作为一块 MCU SoC 原型开发板进行嵌入式软件开发。即：
 - 对于不懂 FPGA 软件开发的用户完全无需做任何的操作，该开发板会预先烧写开源的蜂鸟 E203 Core 和配套 SoC，上电后即可当做一块 MCU 嵌入式开发板来用。
 - 对于了解 FPGA 使用的硬件用户而言，也可以将其当做普通的 FPGA 开发板来烧写普通的 Verilog 电路以进行 FPGA 开发。
 - ◆ 由于其预先烧写的蜂鸟 E203 Core 和配套 SoC 源代码完全开源，可以对其任意进行修改或二次开发。
 - ◆ 并且由于开源的蜂鸟 E203 MCU SoC 的“FPGA 烧写文件(mcs 格式)”会上传到 github 上，用户可以随时重新烧写此 FPGA 板将其恢复成为预装的 MCU 嵌入式开发板。

2.2 FPGA 开发板的购买途径

用户可以在蜂鸟 E203 开源项目的 Github 网页上（https://github.com/SI-RISCV/e200_opensource/tree/master/boards）了解此开发板的购买渠道。

2.3 FPGA 开发板的硬件指标

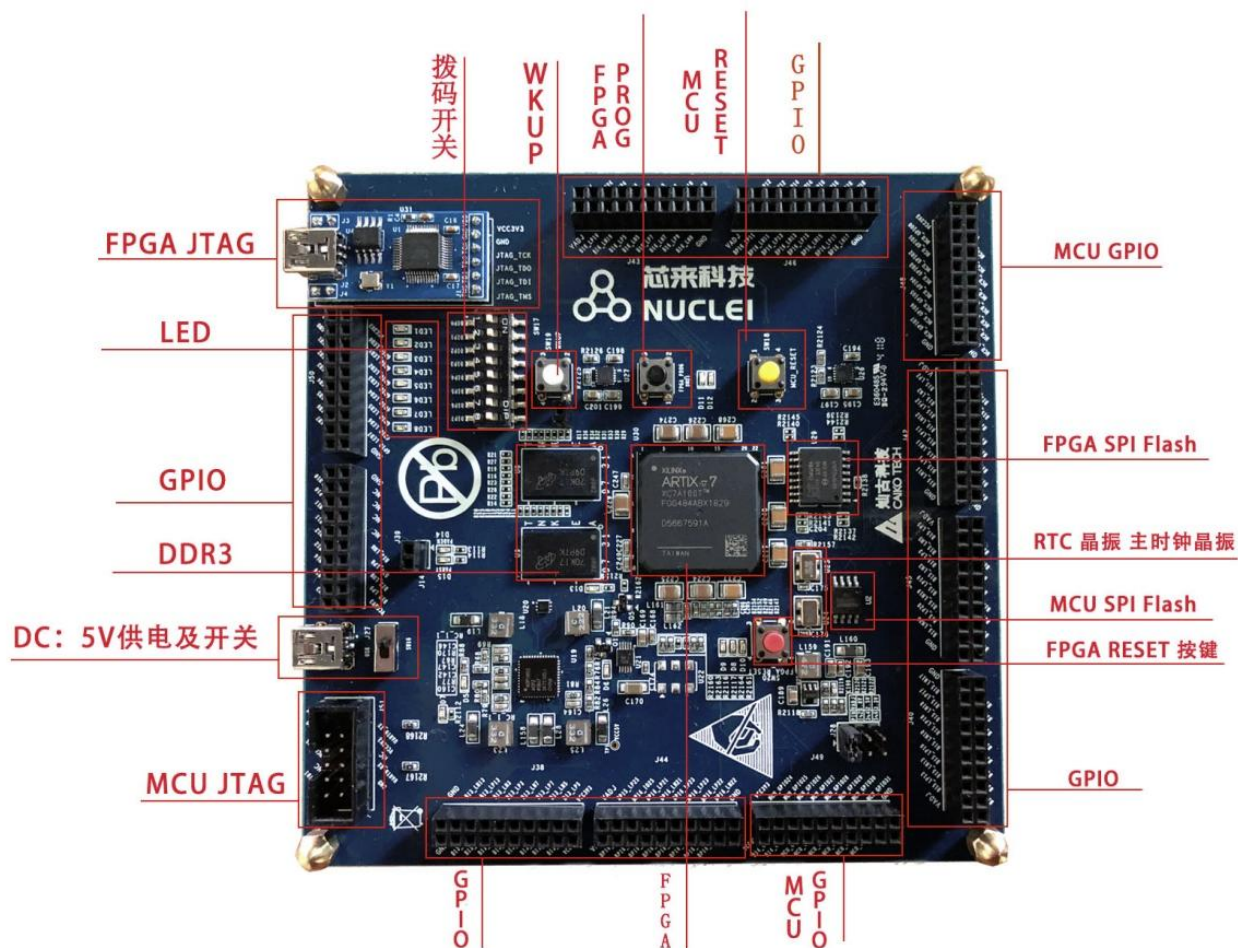


图 2-1 蜂鸟 FPGA 开发板总体图

蜂鸟 E203 专用 FPGA 开发板是一款入门级 Xilinx FPGA 开发板，如图 2-1 所示。该 FPGA 开发板的硬件特性如下：

- 使用的 FPGA 型号为 Xilinx XC7A100T。
- 板载双晶振设计：100MHz 主时钟和 32.768K RTC 时钟。
- 配备单独直流 5V 供电，并设有电源开关，如图 2-1 中的“DC: 5V 供电及开关”标注。
- 配备独立的 FPGA_RESET 按键，用户可用此按键作为 FPGA 的复位按键。
- 配备多达 126 个引出的 FPGA GPIO，用于用户自定义使用。
- 配备多个电源状态指示 LED 灯。
- 配备板载的 Xilinx Platform Cable USB JTAG 下载器，用于对 FPGA 进行比特流的烧写，如图 2-1 中的“FPGA JTAG”标注。
- 配备两颗 MT41K128M16JT-125K DDR III 颗粒。

- 配备独立的 128M-bit FPGA SPI Flash，此 Flash 用于存储 mcs 格式的比特流文件：
 - 熟悉 Vivado 和 Xilinx FPGA 使用的用户应该了解，bitstream 文件烧录到 FPGA 中去之后 FPGA 不能掉电，因为一旦掉电之后 FPGA 烧录的内容即丢失，需要重新使用 Vivado 的 Hardware Manager 进行烧录方能使用。为了方便用户使用，Xilinx 的 FPGA 开发板可以将需要烧录的内容写入开发板上的 Flash 中（以 mcs 格式），然后在每次 FPGA 上电之后通过硬件电路自动将需要烧录的内容从外部的 Flash 中读出并烧录到 FPGA 之中（该过程非常的快，不影响用户使用）。由于 Flash 是非易失性的内存，具有掉电后仍可保存的特性，因此意味着将需要烧录的内容写入 Flash 后，每次掉电后无需使用 Hardware Manager 人工重新烧录（而是硬件电路快速自动完成），即等效于，FPGA 上电即可使用。
 - 除了上电自动对 FPGA 重新进行烧录外，用户还可以通过强行按 FPGA 开发板上的“FPGA_PROG”按键触发硬件电路使用此 Flash 中的内容对 FPGA 重新进行烧录。FPGA 开发板上的“FPGA_PROG”按键位置请参见图 2-1 中标注所示。
- 为了便于此开发板直接作为 MCU 原型嵌入式开发板使用，将蜂鸟 E203 开源 SoC 的顶层引脚直接连到开发板上，并配有明显的丝印标注。请参见第 2.5 节了解详细介绍。
- 为了便于此开发板作为常规 FPGA 开发板使用，配备分离的拨码开关和 LED 灯，请参见第 2.6 节了解详细介绍。

2.4 FPGA 开发板的电路原理图

该开发板的电路原理图保存于 https://github.com/SI-RISCV/e200_opensource/tree/master/boards 网址上，请用户自行查阅。

2.5 FPGA 开发板的 MCU 部分

为了便于此开发板直接作为 MCU 原型嵌入式开发板使用，将“蜂鸟 E203 开源 SoC”（简称 SoC）的顶层引脚直接连到开发板上，并配有明显的丝印标注，详细描述如图 2-2 中所示，其要点如下：

- FPGA 预先烧写成为“蜂鸟 E203 开源 MCU SoC”（简称 SoC）
 - 为了实现 MCU 的功能，在 FPGA 开发板上专门配备了一个 Nor Flash 用于存储 MCU 的软件程序。
 - MCU SoC 的两个输入时钟输入分别按照如下方式产生：
 - ◆ 低速的实时时钟直接由 FPGA 开发板上的 32.768KHz 时钟源输入。
 - ◆ 高速时钟由 FPGA 开发板上的 100MHz 时钟经过 FPGA 内部 PLL 降频而得(16MHz)。
- 将 SoC 的相关输入输出管脚明确的做到 FPGA 开发板上，并且用印刷字体明确的表明端口号。
 - 有关此 SoC 的输入输出管脚列表的详细信息请参见《蜂鸟 E203 开源 SoC 简介》。

- 注意:所有的管脚都只是映射到 FPGA 内部的普通端口(双向 IO)上,然后通过 FPGA Project 通过设置端口映射把 FPGA 端口映射到这些外部预定义的开发板引脚。有关 FPGA Project 的详细信息请参见《蜂鸟 E203 快速上手介绍》。

■ 更多详细描述如图 2-2 中所示。

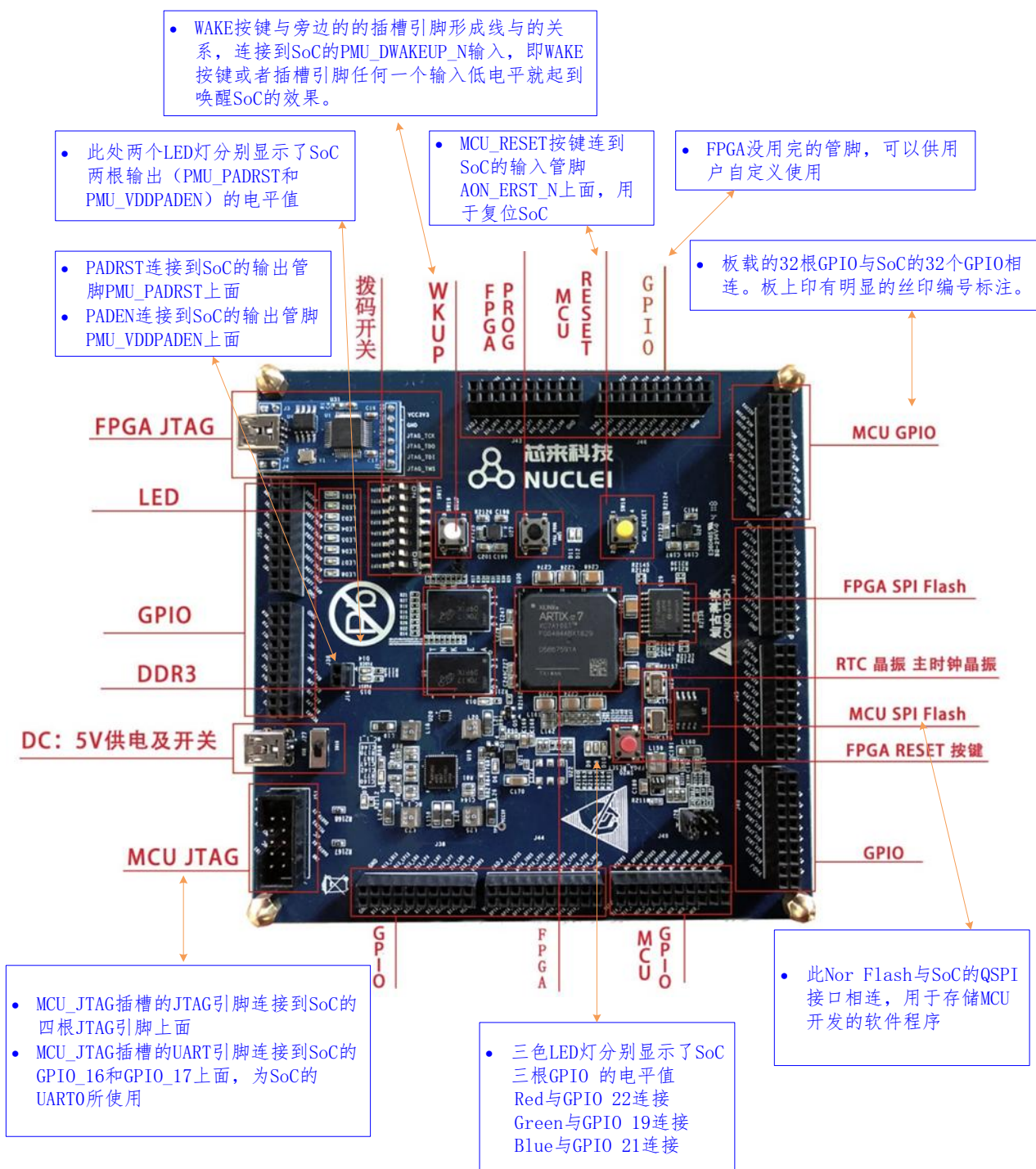


图 2-2 蜂鸟 FPGA 开发板的 MCU 定制部分

2.6 FPGA 开发板的常规功能部分

为了便于此开发板作为常规 FPGA 开发板使用，配备分离的拨码开关和 LED 灯，如图 2-3 中所示。

注意：此组拨码开关和 LED 并没有被连接到 FPGA 的管脚上，用户可以自由的进行跳线使其控制开发板上的其他信号。如图 2-3 中所示，用户可以通过用杜邦线跳线将“拨码开关”与 MCU SoC 的 GPIO 接口连接，相当于通过拨码开关来产生 GPIO 的输入，从而可以编程构建形象化的简单 Demo。

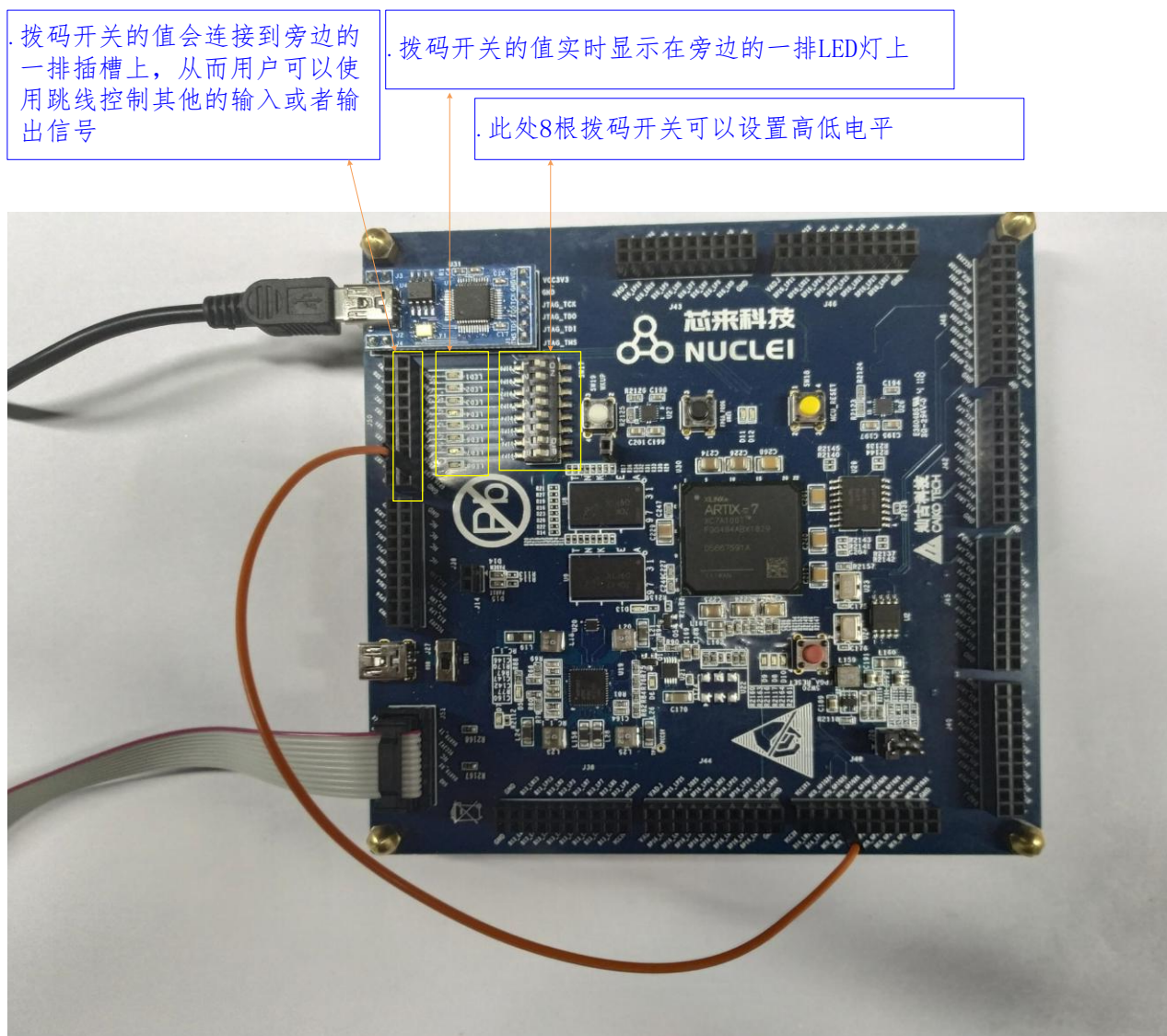


图 2-3 蜂鸟 FPGA 开发板的拨码开关和 LED 灯以及跳线示例

2.7 烧写蜂鸟 E203 项目至 FPGA 开发板

有关如何烧写蜂鸟 E203 项目（包括 SoC 和处理器内核）至此 FPGA 开发板的具体操作步骤，请参见《蜂鸟 E203 快速上手介绍》。

2.8 使用 FPGA 开发板进行软件开发与调试

有关如何使用 FPGA 开发板进行软件开发与调试的具体操作步骤，请参见《蜂鸟 E203 快速上手介绍》。

3 蜂鸟 JTAG 调试器

3.1 JTAG 调试器总体说明



图 3-1 蜂鸟 E203 专用的 JTAG 调试器

为了便于初学者能够快速的学习 RISC-V 嵌入式开发,“蜂鸟 MCU SoC”定制了专用的 JTAG 调试器,该调试器具有如下特性:

- 调试器的一端为普通 U 盘接口,便于直接将其插入主机 PC 的 USB 接口,另一端为标准的 4 线 JTAG 接口和 2 线 UART 接口。
- 调试器具备 USB 转 JTAG 功能,通过标准的 4 线 JTAG 接口与蜂鸟 E203 FPGA 开发板连接。由于蜂鸟 E203 内核支持标准的 JTAG 接口,通过此接口可以程序下载或进行交互式调试。
- 调试器具备 UART 转 USB 功能,通过标准的 2 线 UART 接口与蜂鸟 E203 FPGA 开发板连接。由于嵌入式系统往往没有配备显示屏,因此常用 UART 口连接主机 PC 的 COM 口(或者将 UART 转换为 USB 后连接主机 PC 的 USB 口)进行调试,这样便可以将嵌入式系统中的 printf 函数重定向打印至主机的显示屏。参见《RISC-V 架构与嵌入式开发快速入门》第 9 章了解更多详情。

3.2 JTAG 调试器的购买途径

用户可以在蜂鸟 E203 开源项目的 Github 网页上 (https://github.com/SI-RISCV/e200_opensource/tree/master/boards) 了解此 JTAG 调试器的购买渠道。

3.3 JTAG 调试器与 FPGA 开发板相连

蜂鸟 E203 的 JTAG 调试器与 FPGA 开发板的连接方法如图 3-2 中所示。

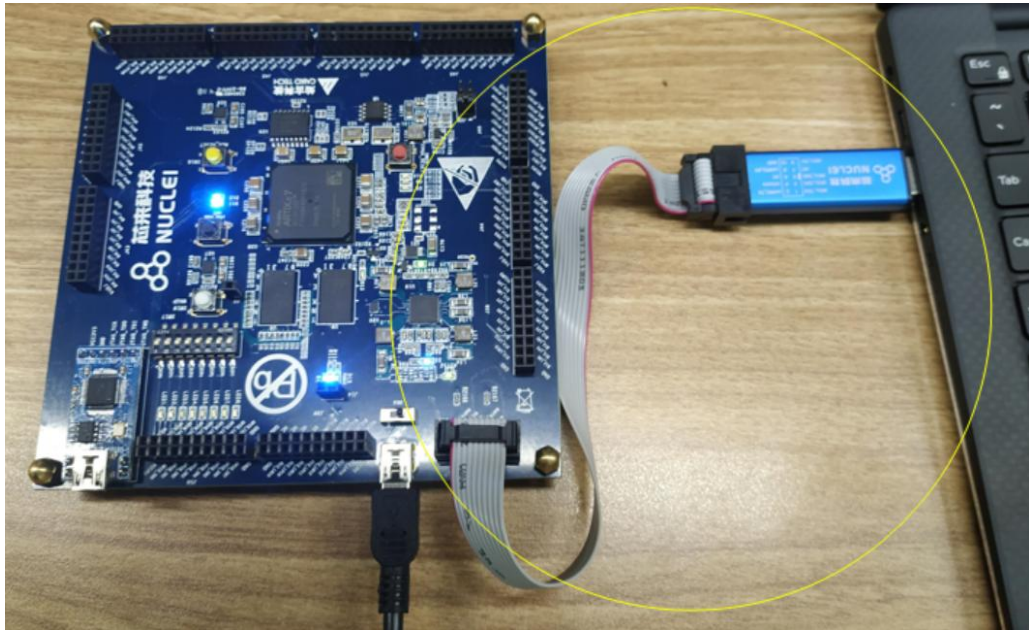


图 3-2 蜂鸟 E203 专用的 JTAG 调试器与 PC 和开发板连接

3.4 使用 JTAG 调试器进行软件下载与调试

有关如何使用 JTAG 调试器进行软件下载与调试的具体操作步骤,请参见《蜂鸟 E203 快速上手介绍》。